

# SYSTEM FOR CONTROLLING INTERRUPTION IN VIRTUAL COMPUTER SYSTEM

Publication number: JP1093830

Publication date: 1989-04-12

Inventor: FUKUNAGA MASAJIRO

Applicant: NIPPON ELECTRIC CO

Classification:

- International: G06F12/10; G06F9/46; G06F9/48; G06F12/10;  
G06F9/46; (IPC1-7): G06F9/46; G06F12/10

- European:

Application number: JP19870249974 19871005

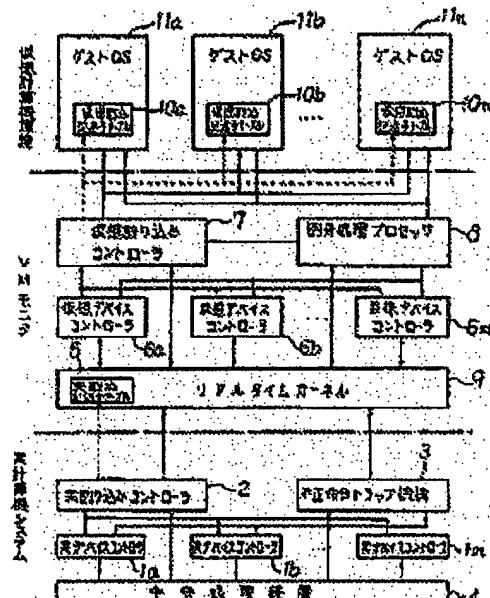
Priority number(s): JP19870249974 19871005

[Report a data error here](#)

## Abstract of JP1093830

**PURPOSE:** To simultaneously operate the quest OSs (operating system) different plural architecture by executing the different type OSs, which have different architecture, on the same VM monitor (execution control program) in a virtual computer system.

**CONSTITUTION:** This computer system is constituted to include a real computer system and the VM monitor in order to present virtual computer environment to the quest OS. The real computer system is composed of real device controllers 1a, 1b,...,1m, a real interruption controller 2, an unfair instruction trap mechanism 3 and a central processing unit 4. When a quest OS 11 tries to execute an instruction, which has possibility to confuse the virtual computer environment, the unfair instruction trap mechanism 3 informs the VM monitor of the operation. When the real interruption controller 2 informs the VM monitor of the interruption, the central processing unit 4 refers a real interruption writing table and control is delivered to an interrupting handler.



Data supplied from the [esp@cenet](#) database - Worldwide

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開  
⑫ 公開特許公報 (A) 平1-93830

⑬ Int.Cl. 4 識別記号 350 庁内整理番号 7056-5B  
G 06 F 9/46 12/10 J - 7010-5B  
⑭ 公開 平成1年(1989)4月12日  
審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 仮想計算機システムにおける割り込み制御方式

⑯ 特願 昭62-249974  
⑰ 出願 昭62(1987)10月5日

⑱ 発明者 福永 雅次郎 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代理人 弁理士 芦田 坦 外2名

明細書

記述子テーブルとを有することを特徴とする仮想計算機システムにおける割り込み制御方式。

1. 発明の名称

仮想計算機システムにおける割り込み制御方式

2. 特許請求の範囲

仮想計算機システムにおいて、周辺装置を制御する実デバイスコントローラ、実割り込みコントローラ、不正命令トラップ機構および中央処理装置とを有する実計算機システムと、各実デバイスコントローラを制御する仮想デバイスコントローラ、ゲストOSに対する割り込みを制御する仮想割り込みコントローラ、ゲストOSで発生した例外を処理する例外処理プロセッサおよびこれらのプロセスとゲストOSのプロセスの管理を行なうリアルタイムカーネルからなるVMモニタを含み割り込みハンドラを定義している実割込み記述子テーブルと、各ゲストOSごとの割り込みハンドラを定義した仮想割込

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は仮想計算機システムにおける割り込み制御方式に関し、特に仮想計算機における異種ゲストOS実行のための割り込み制御方式に関する。

〔従来の技術〕

仮想計算機システムは、実計算機上に実現された複数の仮想計算機上で実行されるオペレーティング・システム(ゲストOS)と、その実行を管理するプログラム(VMモニタ)とからなる。

従来、この種の仮想計算機システムでは、同一アーキテクチャのゲストOSを複数個同時に実行するものしかなかった。ゲストOSは通常マルチプロセスのオペレーティング・システムであり、各々のプロセスを有効に管理するため

の手段として、セマフォによるプロセス間同期制御を行なっている。VMモニタは仮想計算機環境を実現するために、ゲストOS側で実行されたセマフォオペレーションを監視し、そのタイミングにより各ゲストOSがどの計算機資源を使用、あるいは要求中かを知ることにより、中央処理装置および周辺デバイスの割り当てを動的に行なっている。

さらに、一般にはセマフォオペレーション以外のシステムコール（ゲストOS内の各プロセスから呼び出し可能な汎用ルーチンの総称で通常個々のオペレーティングシステムごとに異なる）も監視することにより、より効率的に仮想計算機環境を実現している。この内容については、例えば、情報処理学会で1983年2月4日発表の「計算機システムの制御と評価研究会資料18」6,7を参照されたい。

#### 〔発明が解決しようとする問題点〕

上述した従来の仮想計算機システムは、実計算機の仮想化の手段としてゲストOSのシス

テムOSに対する割り込みを制御する仮想割り込みコントローラ、ゲストOSで発生した例外を処理する例外処理プロセッサおよびこれらのプロセスとゲストOSのプロセスの管理を行なうリアルタイムカーネルからなるVMモニタを含み、割り込みハンドラを定義している実割込み記述子テーブルと各ゲストOSごとの割り込みハンドラを定義した仮想割込み記述子テーブルを有して構成される。

#### 〔実施例〕

次に、本発明について図面を参照して説明する。

第1図は本発明の一実施例のシステム構成図である。この仮想計算機システムは、ゲストOSに仮想計算機環境を提供するために、実計算機システムとVMモニタとを含み構成されている。図において、実計算機システムは実デバイスコントローラ1a, 1b, ……1m、実割り込みコントローラ2、不正命令トラップ機構3、中央処理装置4により構成されている。実デバイ

スコントローラを監視することにより実現している。

特に、すべての仮想計算機上のプロセスの同期管理のために、各々のゲストOSでのセマフォオペレーションを監視するために、VMモニタはゲストOSのアーキテクチャを強く意識する必要がある。従って異なるアーキテクチャを有する異種OSを同一VMモニタ上で実行することはできないという問題点がある。

本発明は従来のものこのようないくつかの問題点を解決しようとするもので、異なるアーキテクチャを有する異種OSを同一VMモニタ上で実行することのできる仮想計算機システムにおける割り込み制御方式を提供するものである。

#### 〔問題点を解決するための手段〕

本発明の仮想計算機システムにおける割り込み制御方式は、周辺装置を制御する実デバイスコントローラ、実割り込みコントローラ、不正命令トラップ機構および中央処理装置とを有する実計算機システムと、各実デバイスコントローラを制御する仮想デバイスコントローラ、ゲ

スコントローラ1は実計算機システムに接続される周辺デバイスごとに存在し、中央処理装置4の指示に従い周辺デバイスを制御する。実デバイスコントローラ1は周辺デバイスの処理が終了したことを中央処理装置4に通知するために実割り込みコントローラ2に対して割り込みをかける。実割り込みコントローラ2は実デバイスコントローラ1から割り込み要求を受けたとき、下記の条件Aを満たすときVMモニタに実デバイスコントローラ1から割り込みがあったことを通知する。

〔条件A〕 実割り込みコントローラ2がVMモニタに割り込みを通知するための必要十分条件

- (1) VMモニタが実割り込みコントローラの要求割り込みレベルに対してマスクをかけていないこと。
- (2) VMモニタが処理中の割り込みレベルより、要求割り込みレベルが高いこと。
- (3) VMモニタが割り込み可能状態であるこ

と。

不正命令トラップ機構3はゲストOS11が仮想計算機環境を乱す可能性のある命令を実行しようとしたとき、それをVMモニタに通知する。これをゲストOS11で例外が発生したと言う。一般に例外を発生させる命令は多數考えられるが、ここでは特に中央処理装置4のモードを変更する命令およびI/O命令についてのみトラップされるものとする。中央処理装置4は実計算機システム自身の制御、VMモニタおよび仮想計算機環境の実行を行なう。

VMモニタは実割込記述子テーブル5、仮想デバイスコントローラ6a, 6b, …, 6m、仮想割り込みコントローラ7、例外処理プロセッサ8、リアルタイムカーネル9により構成される。実割込記述子テーブル5はリアルタイムカーネル9の内にあり、割り込みが発生したときその処理を行なう割り込みハンドラを定義するテーブルである。実割り込みコントローラ2がVMモニタに割り込みを通知すると、中央処理

をかけていないこと。

- (2) 目的ゲストOSで処理中の割り込みレベルより、要求割り込みレベルが高いこと。
- (3) 目的ゲストOSが割り込み可能状態であること。

目的ゲストOSが条件Bを満たさない場合、その疑似割り込み要求は仮想割り込みコントローラ7により一時的に保留される。このとき目的ゲストOSの状態が変化し、条件Bを満たしたならば、仮想割り込みコントローラ7は直ちに目的ゲストOSに対して疑似割り込みを発生させる。また、仮想割り込みコントローラ7が疑似割り込みを保留中であるにもかかわらず、さらに同一割り込みレベルに対して疑似割り込み要求があったとき、仮想割り込みコントローラ7は仮想デバイスコントローラ6に対して疑似割り込みのオーバーランが発生したことを通知するとともにその疑似割り込み要求を無視する。

ところで、仮想割り込みコントローラ7が疑似割り込み要求のプライオリティをチェックすると

装置4は実割込記述子テーブルを参照して、目的的割り込みハンドラに制御を渡す。仮想デバイスコントローラ6a, 6b, …, 6mは実デバイスコントローラ1a, 1b, …, 1mの制御を行なう。仮想デバイスコントローラ6は割り込みが発生したとき、もしくはゲストOSで実デバイスコントローラ6に対して例外が発生した場合それにより仮想デバイスコントローラ6の内部状態が変化したとき、それをゲストOS11に通知しなければならない。そこで、仮想デバイスコントローラ6は仮想割り込みコントローラ7に対して疑似割り込み要求を行なう必要がある。仮想割り込みコントローラ7は仮想デバイスコントローラ6から来る疑似割り込み要求をチェックし、下記の条件Bを満すときゲストOS11に疑似割り込みを通知する。

【条件B】 疑似割り込みを目的ゲストOSに通知するための必要条件

- (1) 目的ゲストOSが仮想割り込みコントローラの要求割り込みレベルに対してマスク

き、必ずしも実割り込みコントローラ2と各ゲストOSの割り込みレベルのプライオリティは一致していない。このため、仮想割り込みコントローラ7はあらかじめゲストOSごとの割り込みレベルに関する対応表を用意し、割り込みレベルのプライオリティを変換しなければならない。

例外処理プロセッサ8はゲストOS11が不正命令を実行しようとしたとき不正命令トラップ機構3によりトラップされたとき起動される。例外処理プロセッサ8はトラップされた命令および命令長を求める、例外発生命令が中央処理装置のモード変更命令の場合はそのエミュレーションを行ない、I/O命令の場合は仮想デバイスコントローラ6を呼び出しエミュレーションを行なう。さらに、例外処理プロセッサ8は例外発生命令をスキップするために命令ポインタに例外発生命令長を加算する必要がある。リアルタイムカーネル9はVMモニタ内のプロセスおよびすべてのゲストOS11のプロセスの実

行を管理する。リアルタイムカーネル9はゲストOS 11の実行状態を管理するために第2図に示すようなゲストOSコントロールブロックを持っている。

ゲストOSコントロールブロックは非例外GCBと例外GCBからなり、各ゲストOSごとに存在する。リアルタイムカーネル9は非例外GCB、例外処理プロセッサ8は例外GCB、仮想割り込みコントローラ7は非例外GCBおよび例外GCBによりゲストOSの状態を管理している。仮想割り込み記述子テーブル10a, 10b, ..., 10nは各ゲストOSごとの割り込みハンドラを定義したテーブルであり、仮想割り込みコントローラ7がゲストOSに対し疑似割り込みをかけるとき参照する。ゲストOS 11a, 11b, ..., 11nは仮想計算機環境で動作するオペレーティング・システムである。このゲストOSはVMモニタがないとき実計算機システム上で動作する必要があるという点以外の制約はない。

ゲストOSの割り込みハンドラが動作することになる。その後、ゲストOSの割り込みハンドラの動作が終了すると、ゲストOSのスタックから命令ポインタを読み出し、処理が続行される。このスタックから読み出された命令ポインタの値は仮想割り込みコントローラ7がスタックに退避したもの、すなわち割り込み発生直後の命令を指す。従ってゲストOSは割り込み発生前の状態からプログラムの実行を再開できる。

同様に、第3図(b)で示されるように、ゲストOS走行中に実デバイスコントローラ1aに対して例外が発生したとき、仮想デバイスコントローラ6aは例外発生の次の命令ポインタをゲストOSコントロールブロック内の例外GCB内に退避しその例外処理を行なう。このとき、実デバイスコントローラ1bに対して割り込みが発生すると、対応する仮想デバイスコントローラ6bが起動される。この時点で、仮想デバイスコントローラ6bがゲストOSに対し疑似割り込み要求を行なうと、仮想割り込みコントローラ7が起動される。

次に仮想割り込みコントローラ7によるゲストOS割り込みハンドラのスケジューリングについて説明する。第3図(a)で示されるように、ゲストOSが走行中に疑似割り込みが発生したとき、仮想割り込みコントローラ7はゲストOSコントロールブロック内の非例外GCB内の命令ポインタをそのゲストOSのスタック上の退避し、非例外GCB内のスタックポインタを更新する。さらに、非例外GCB内の命令ポインタの値を仮想割り込み記述子テーブル10が示す値に変更する。仮想デバイスコントローラ6はその他必要な処理を行なったリアルタイムカーネル9に対してwaitを実行することにより、ゲストOSはゲストOSコントロールブロックの内容を基に実行を再開する。

このとき、ゲストOSコントロールブロックの内容は仮想割り込みコントローラ7が行なう疑似割り込み処理によって、命令ポインタが仮想割り込み記述子テーブルに登録されているゲストOSの割り込みハンドラとなっているため、ゲ

ラ7はゲストOSコントロールブロック内の例外GCBの命令ポインタ、スタックポインタおよびゲストOSのスタックを操作し、ゲストOSの割り込みハンドラをスケジューリングする。

仮想デバイスコントローラ6bに対する割り込み処理終了後、リアルタイムカーネル9に対してwaitすることにより、非例外GCBで示された場所すなわち仮想デバイスコントローラ6aの例外処理の続きから処理が再開する。仮想デバイスコントローラ6aに対する例外処理終了後、リアルタイムカーネル9に対してwaitを行なうことにより、ゲストOSコントロールブロックの例外GCBから処理を続行することでゲストOSの割り込みハンドラが実行される。以下、非例外中の処理と同様にして割り込みハンドラ終了後、例外発生の次の命令から実行される。

尚第3図において①, ①'は非例外GCBアクセスによるプロセス切換、②, ②'は例外GCBアクセスによるプロセス切換を示す。

ところで、上述の方法では複数の割り込みが同時に発生したとき、ある疑似割り込み要求が仮想割り込みコントローラ7により保留されたままとなる可能性がある。そこでタイマ監視を行ない、仮想割り込みコントローラ7が保留中の疑似割り込みをチェックすることにより、疑似割り込み要求のタイムラグをできるだけ小さくすることができる。

このように、本実施例は、仮想計算機システム上で動作するプロセスの実行管理をゲストOSが行なうセマフォオペレーション等により行なうのではなく、実計算機が本来行なっているハードウェア動作をエミュレーションにより行なうようにしたものであり、これによって次のことが可能となる。

- (1) ゲストOSのアーキテクチャに依存しない仮想計算機システムが構築できる。
- (2) 複数の異なるアーキテクチャのゲストOSを同時に動作させることができる。
- (3) 各々のゲストOSごとに異なる割り込みハ

リアルタイムカーネル、10a, 10b, 10nは仮想割込記述子テーブル、11a, 11b, 11nはゲストOSである。

ンドラを持つため、各ゲストOSの特色を生かしたシステム構成が可能となる。

- (4) リアルタイムOSとバッチ処理に適したOSを混在させることができるのである。

#### 【発明の効果】

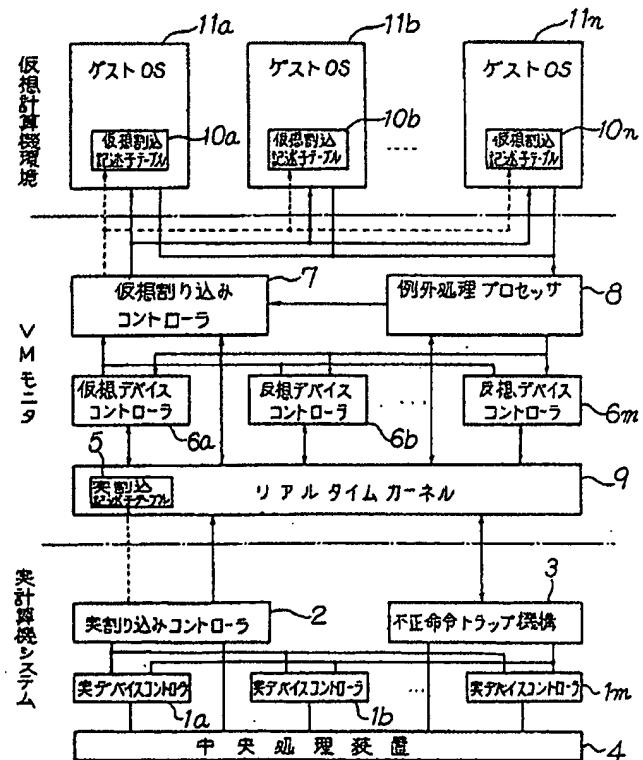
以上説明したように、本発明は複数の異なるアーキテクチャのゲストOSを同時に動作させることのできる効果がある。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例の構成を示すブロック図、第2図はゲストOSコントロールブロックの説明図、第3図は疑似割り込み処理のタイミングチャートである。

図において、1a, 1b, 1mは実デバイスコントローラ、2は実割り込みコントローラ、3は不正命令トラップ機構、4は中央処理装置、5は実割込記述子テーブル、6a, 6b, 6mは仮想デバイスコントローラ、7は仮想割り込みコントローラ、8は例外処理プロセッサ、9は

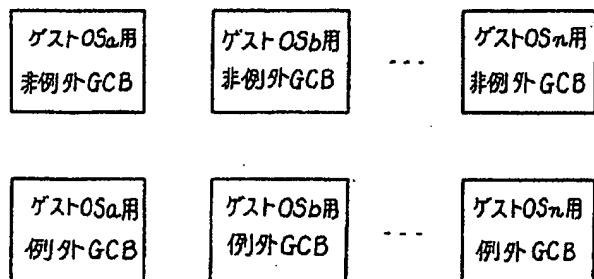
第1図



代理人 (7783) 弁理士 池田憲保

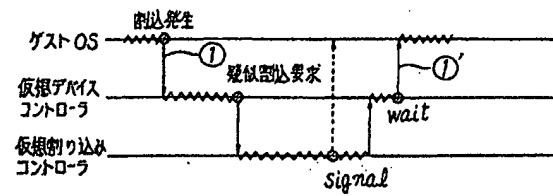


第2図



第3図

(a)



(b)

